

STM32 Blockdiagramm



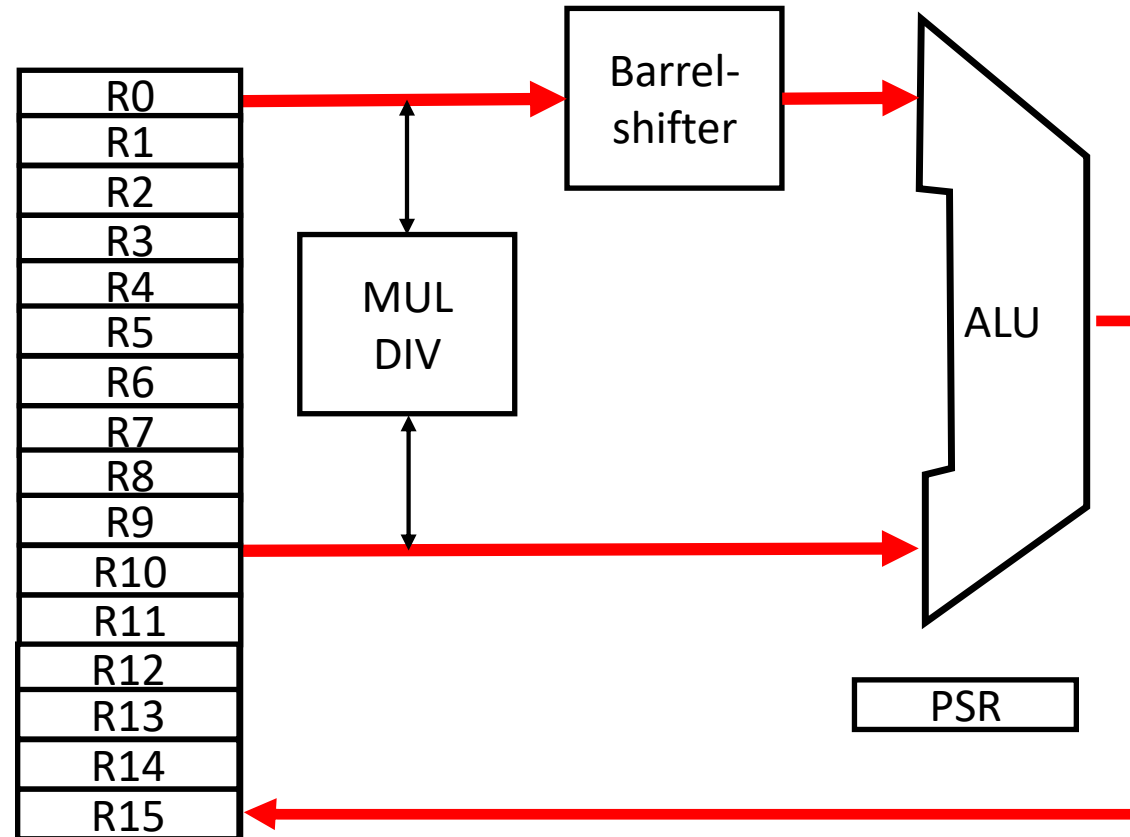
Ich bin Mik, Dein
Mikrocontroller



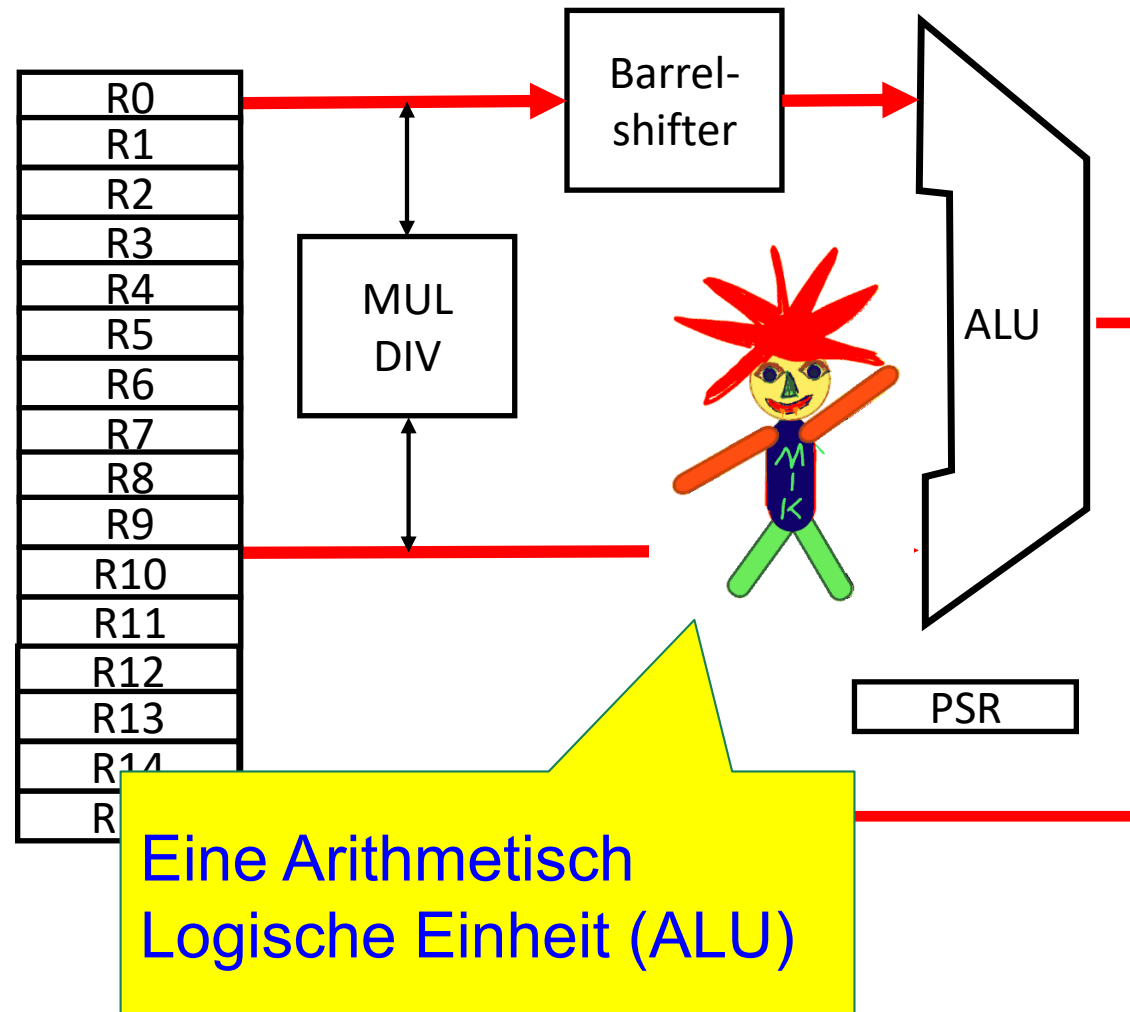
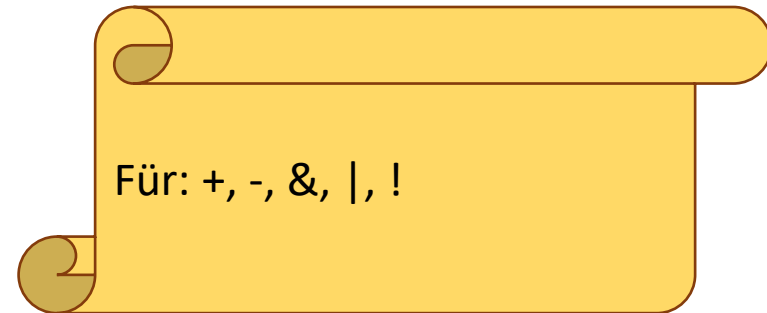
STM32 Blockdiagramm



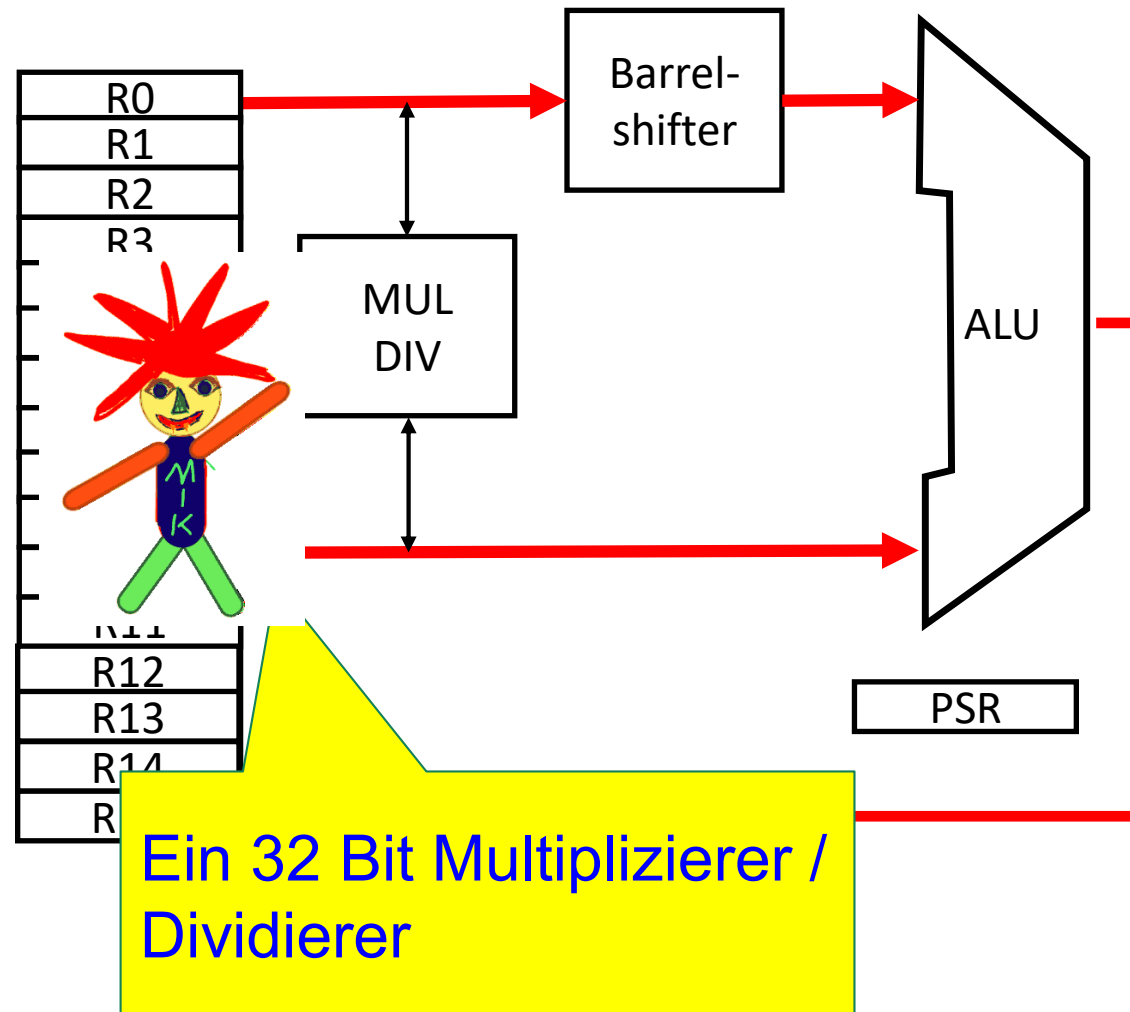
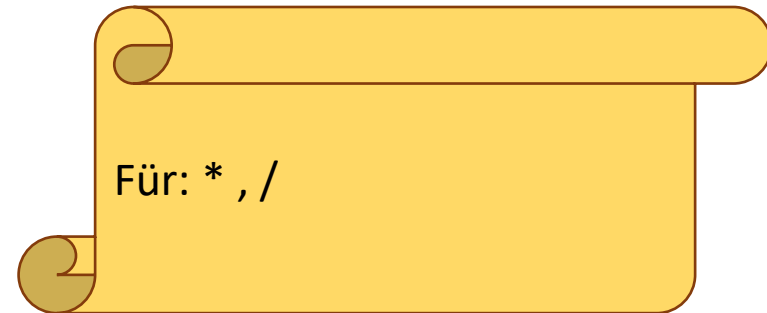
Die ARM Cortex M CPU
hat 16 32 Bit Register



STM32 Blockdiagramm

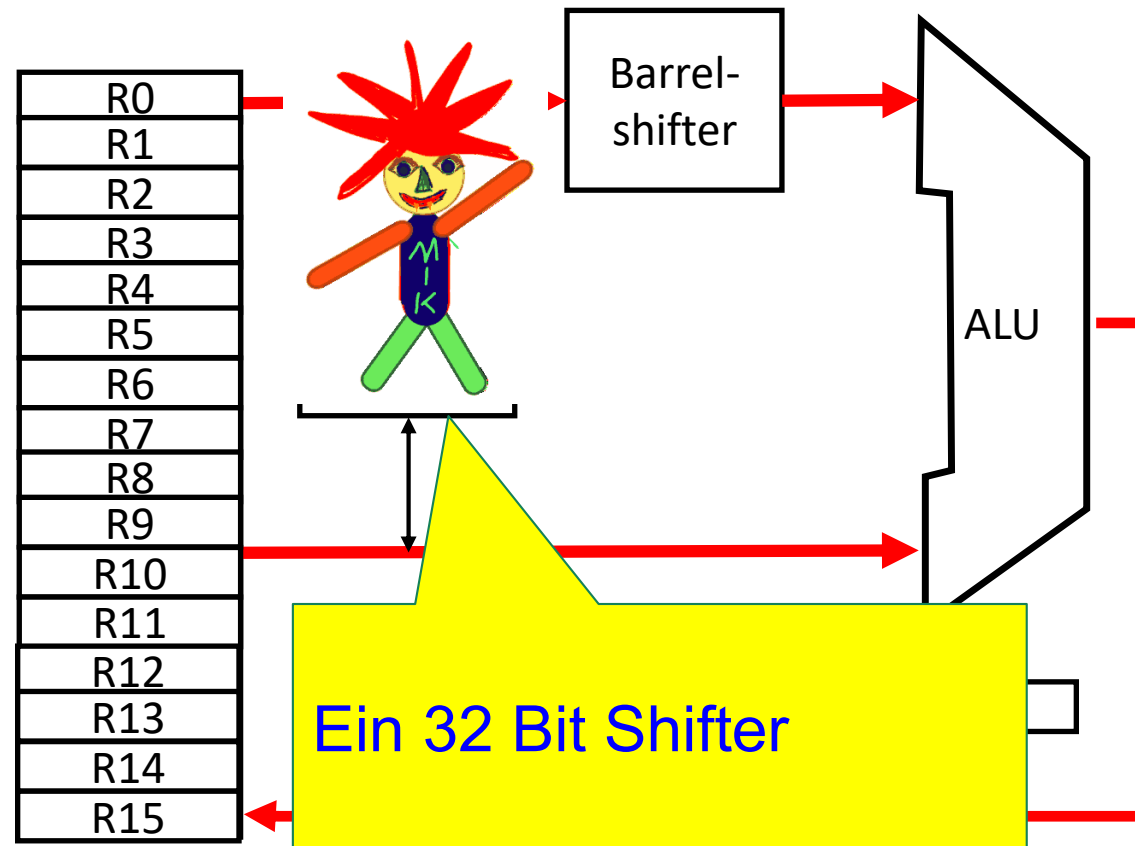


STM32 Blockdiagramm

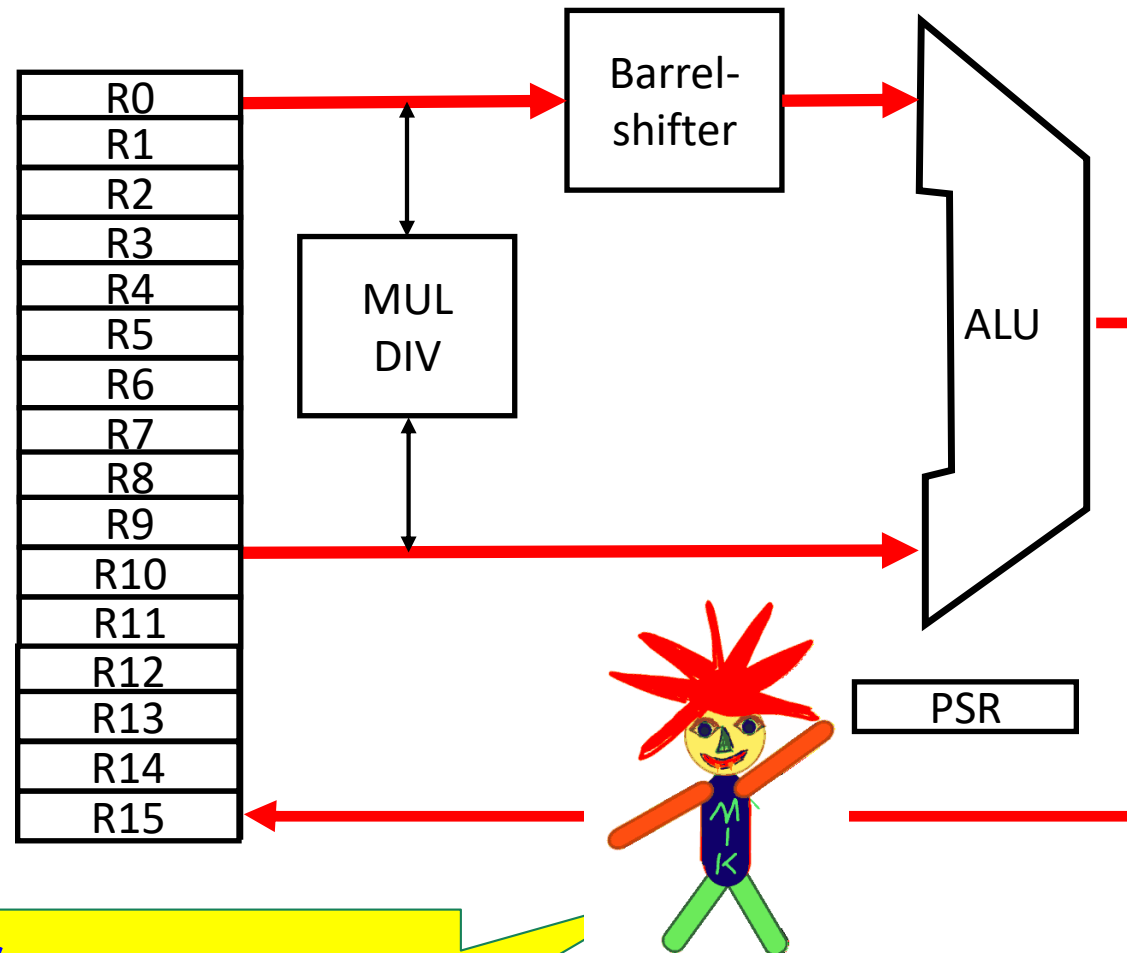


STM32 Blockdiagramm

Für Schiebeoperationen
 $a = 5 \ll 2;$
 $b = a \gg 3;$



STM32 Blockdiagramm

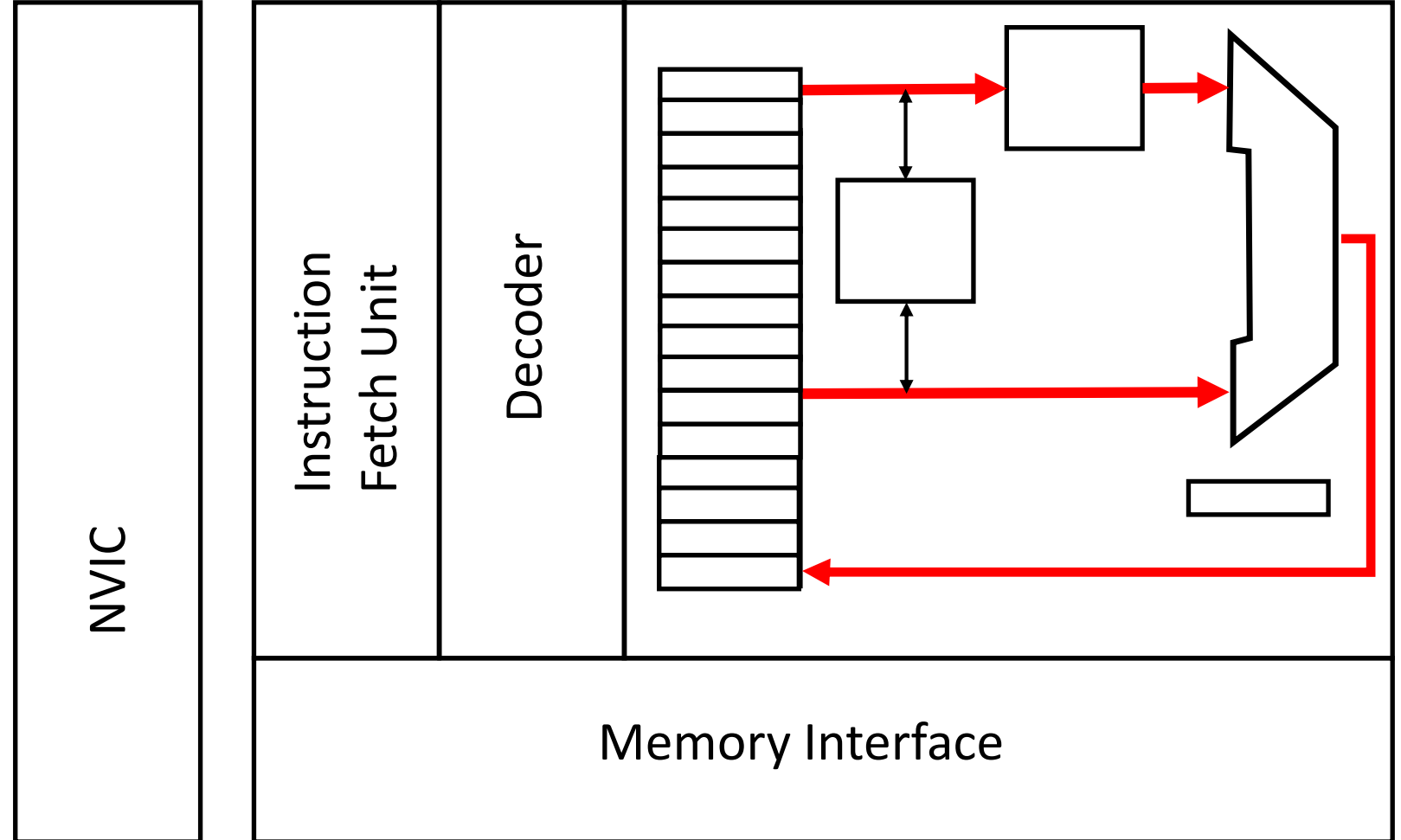


Ob ein Ergebnis 0 oder
Negativ ist wird im Programm Status
Register angezeigt



STM32 Blockdiagramm

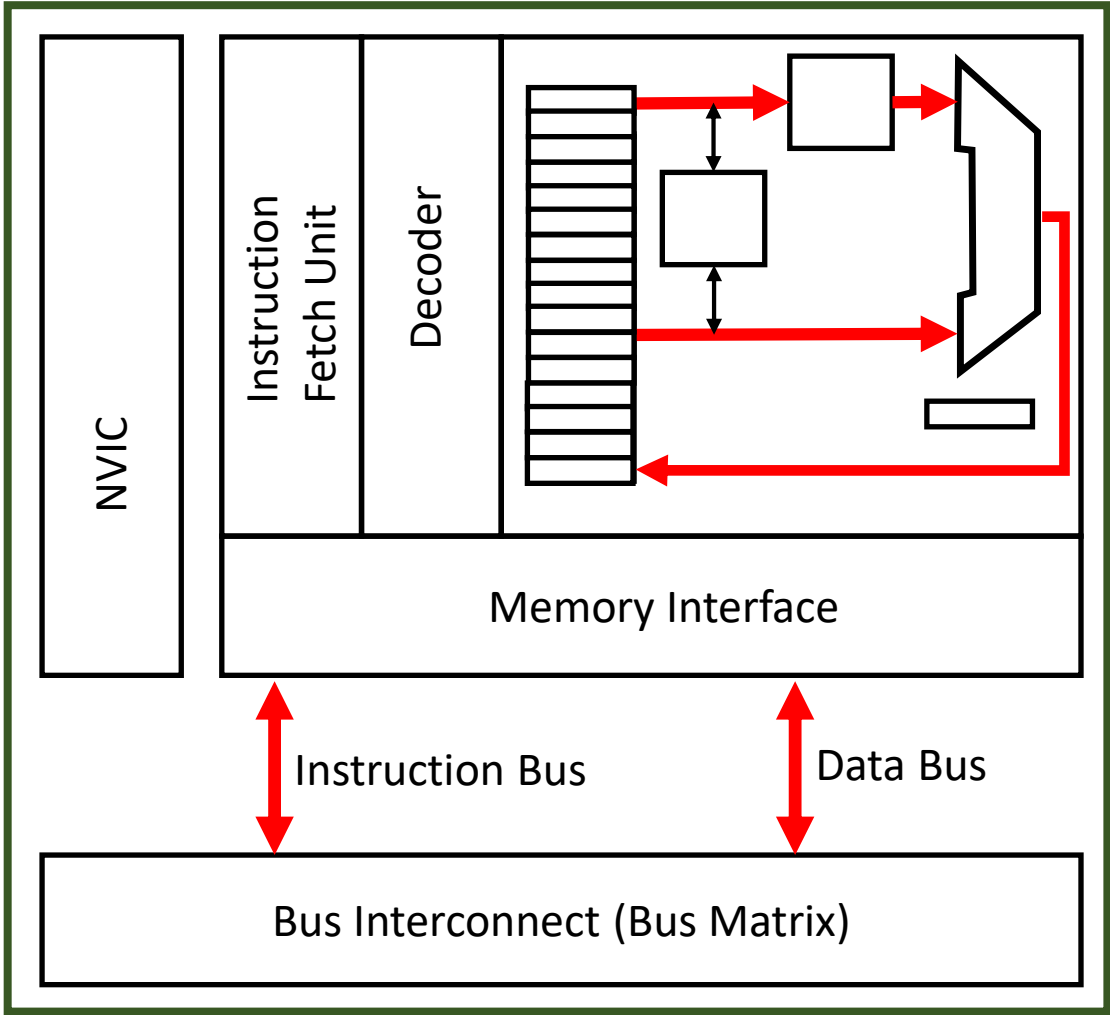
Das
Prozessor
Core System



ARM Cortex M3



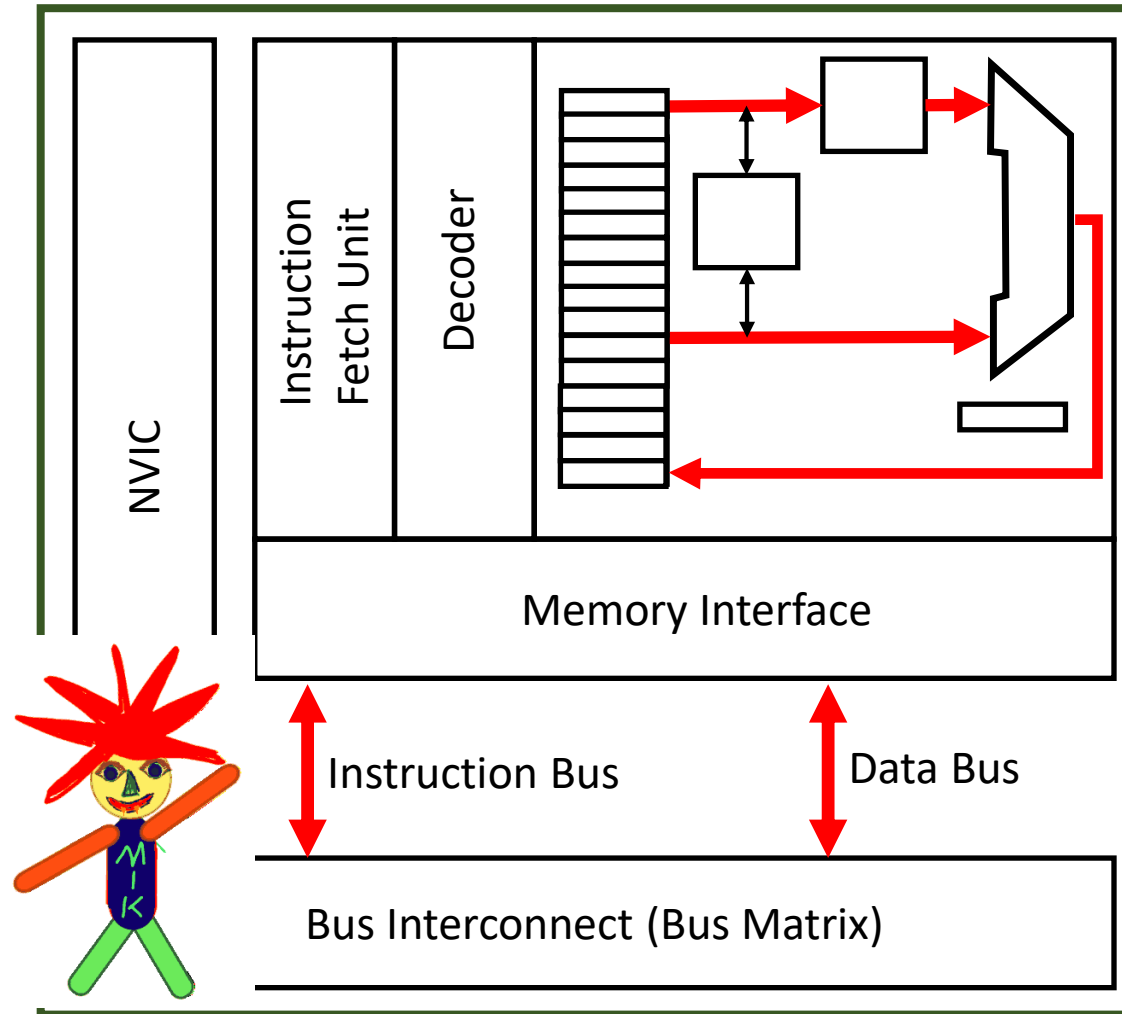
ARM Cortex M3



STM32 Blockdiagramm

Datenbus und
Befehlsbus sind
getrennt
=>
Harvard Architektur

ARM Cortex M3

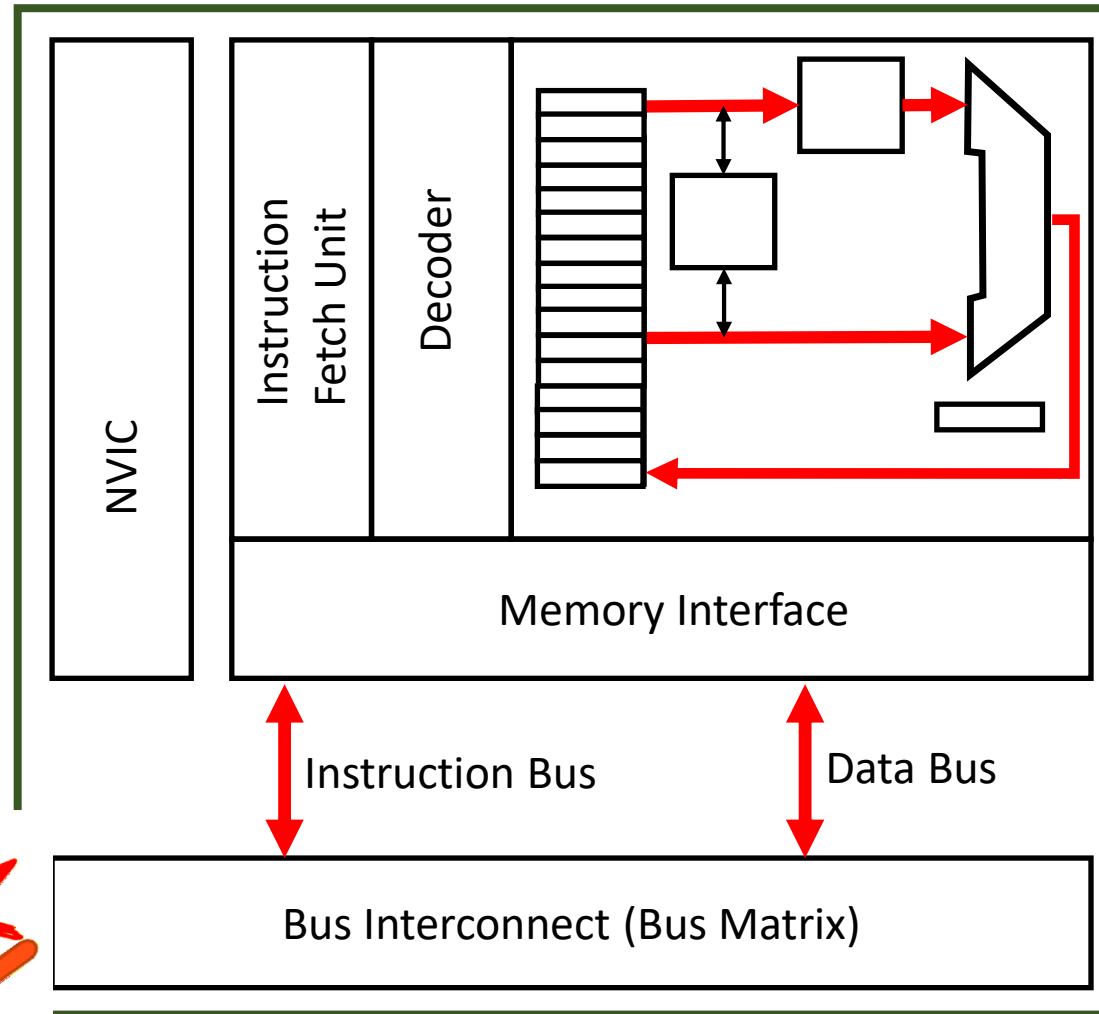


STM32 Blockdiagramm

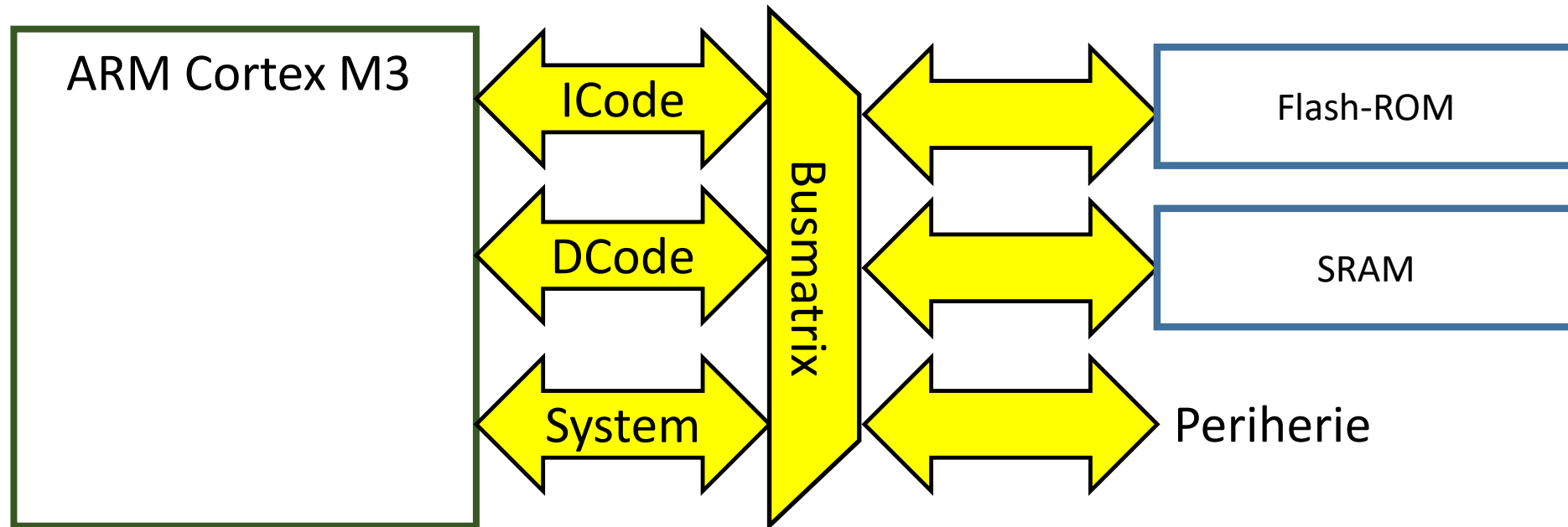
Zum Anschluss von
SRAM
Flash-ROM
Peripherie



ARM Cortex M3



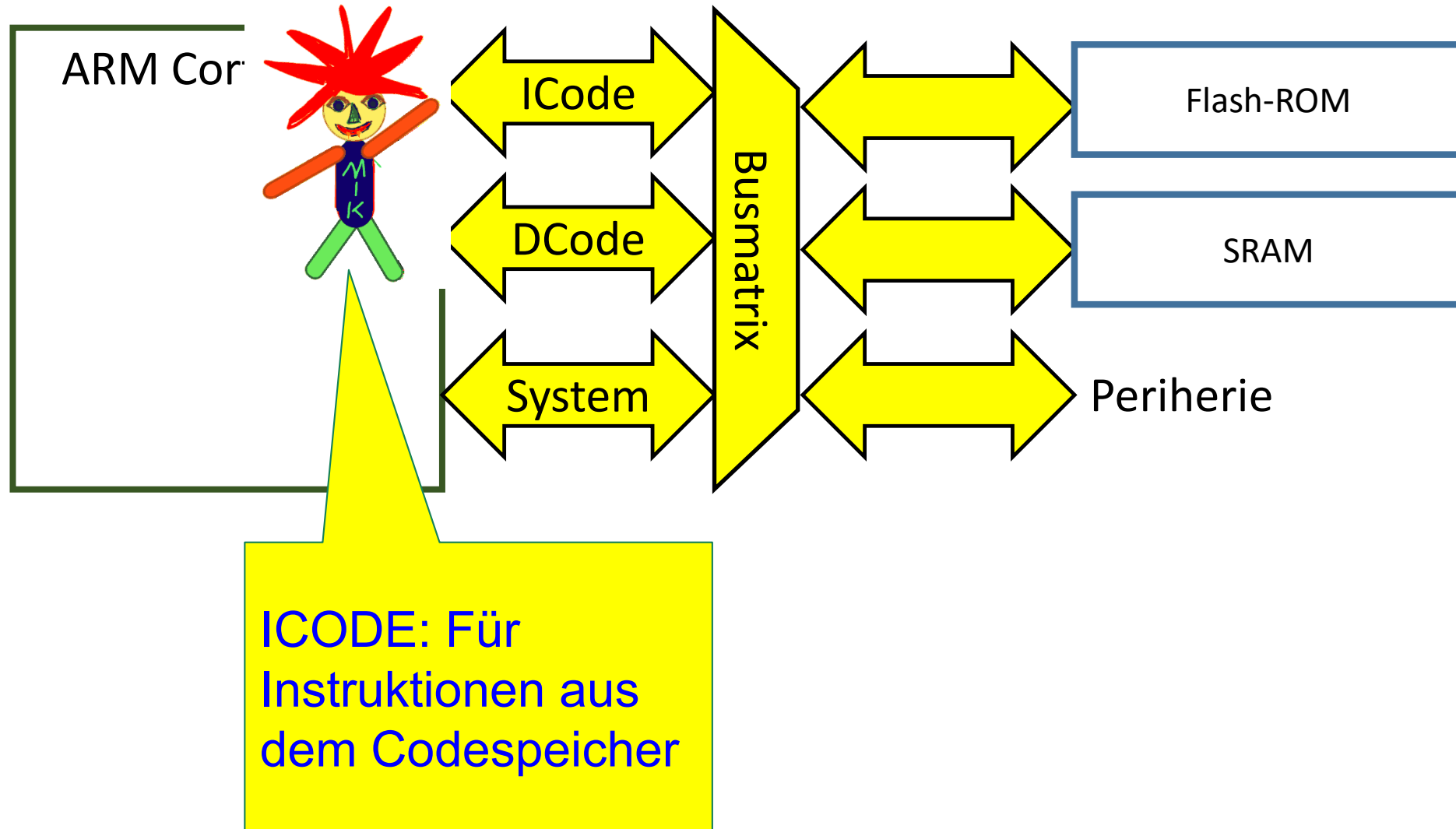
STM32 Blockdiagramm



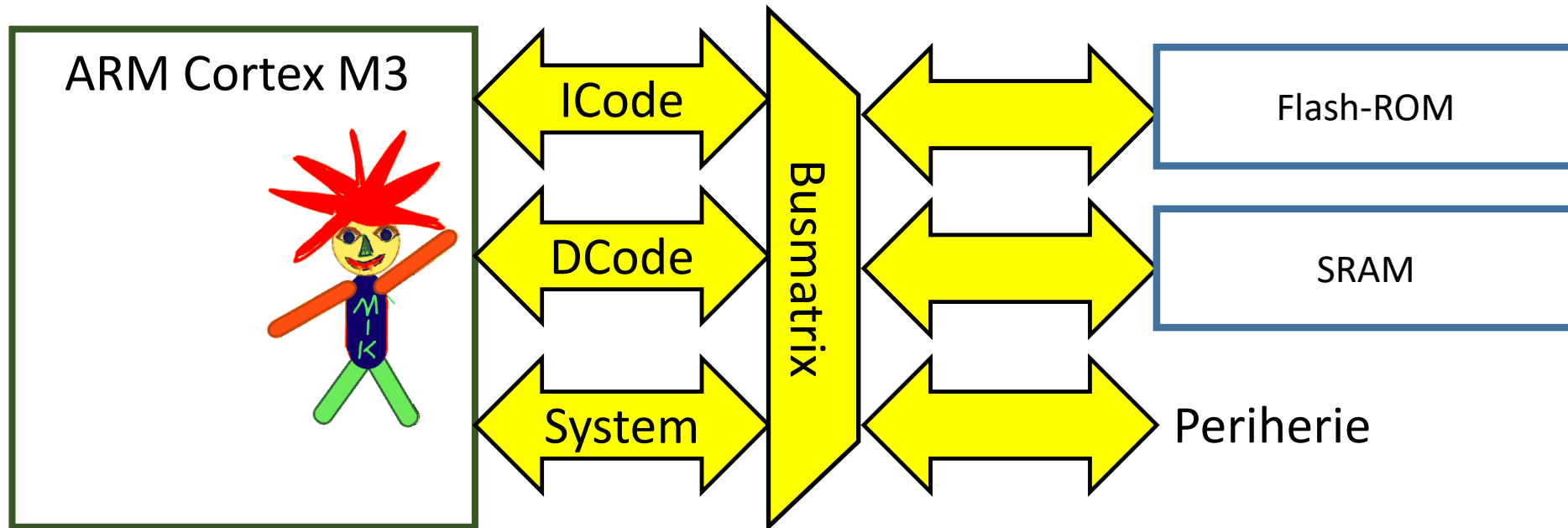
Der Prozessor wird
mit den Speichern
und der Peripherie
verbunden.



STM32 Blockdiagramm



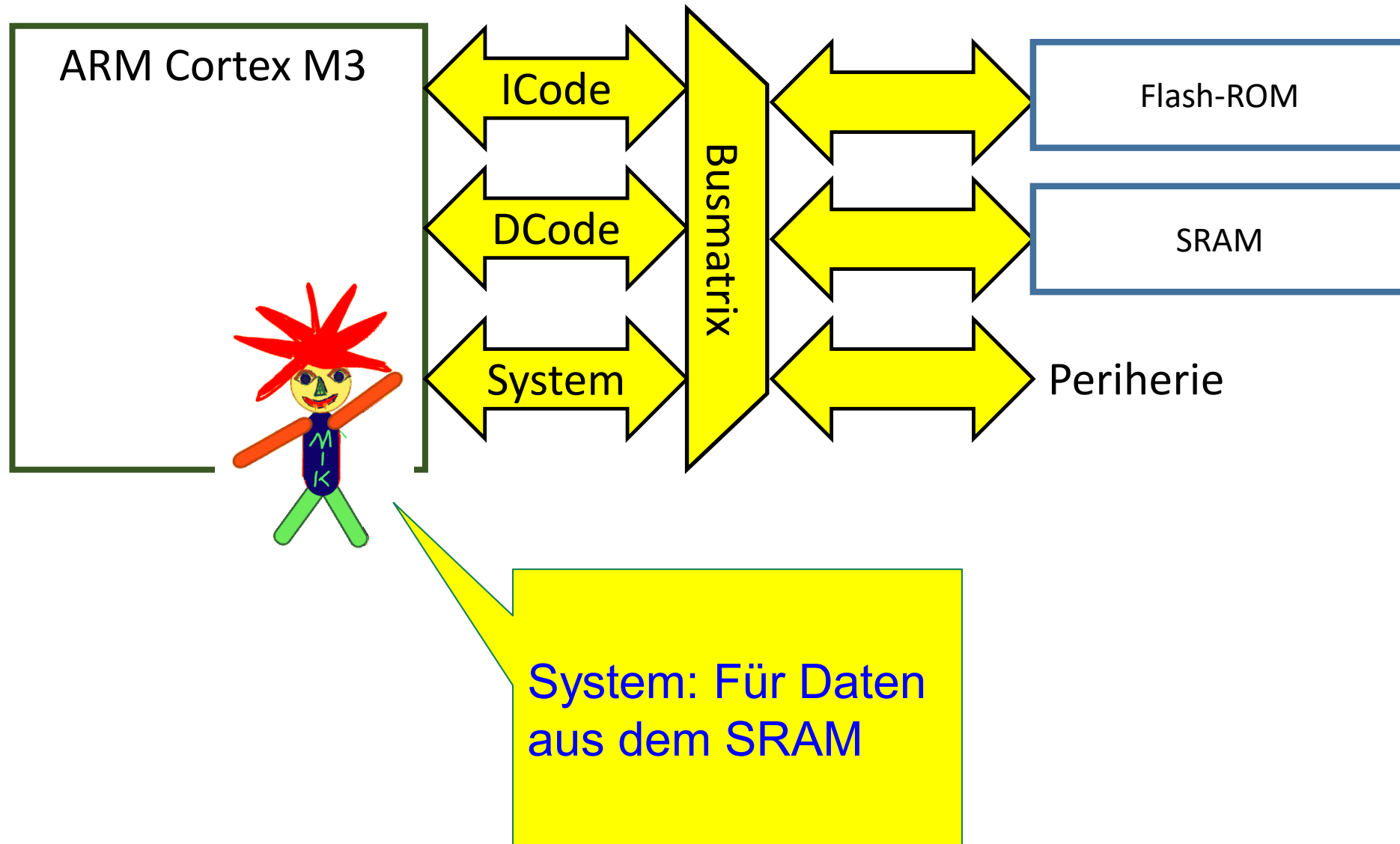
STM32 Blockdiagramm



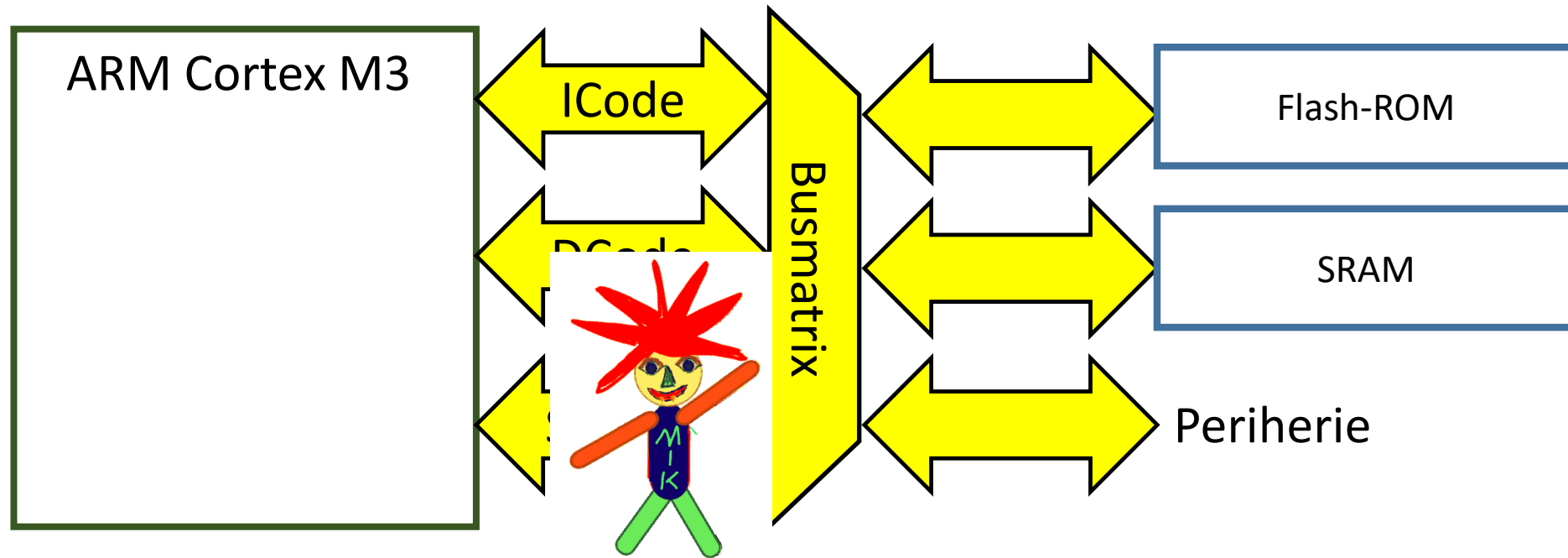
DCODE: Für Daten
aus dem
Codespeicher



STM32 Blockdiagramm



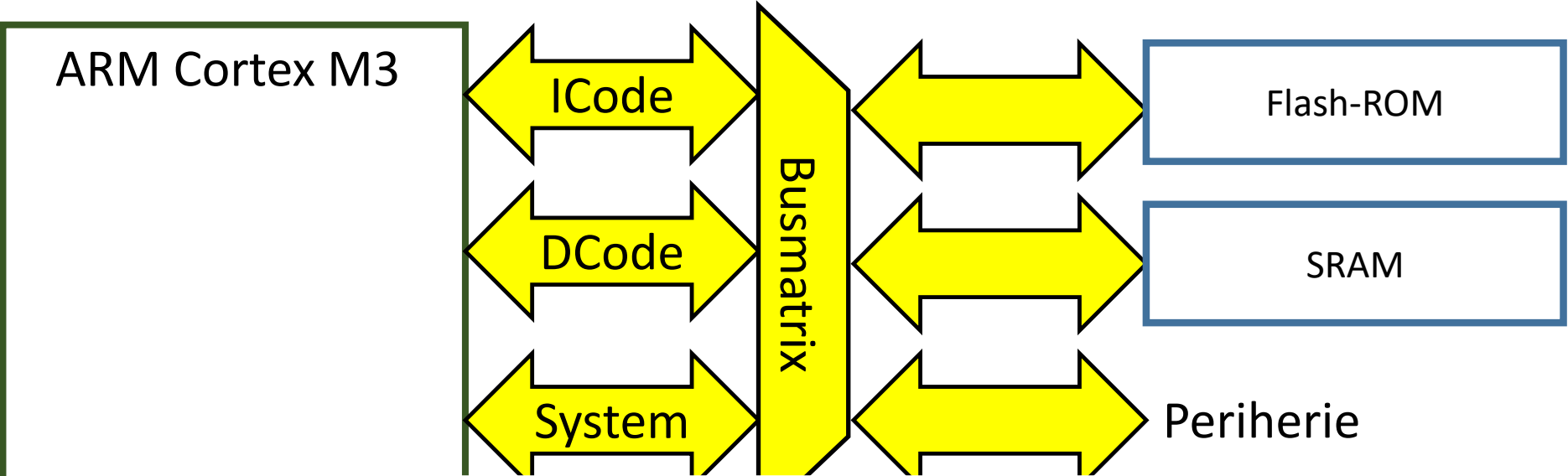
STM32 Blockdiagramm



Die Busmatrix
erlaubt beliebige
Verbindungen



STM32 Blockdiagramm



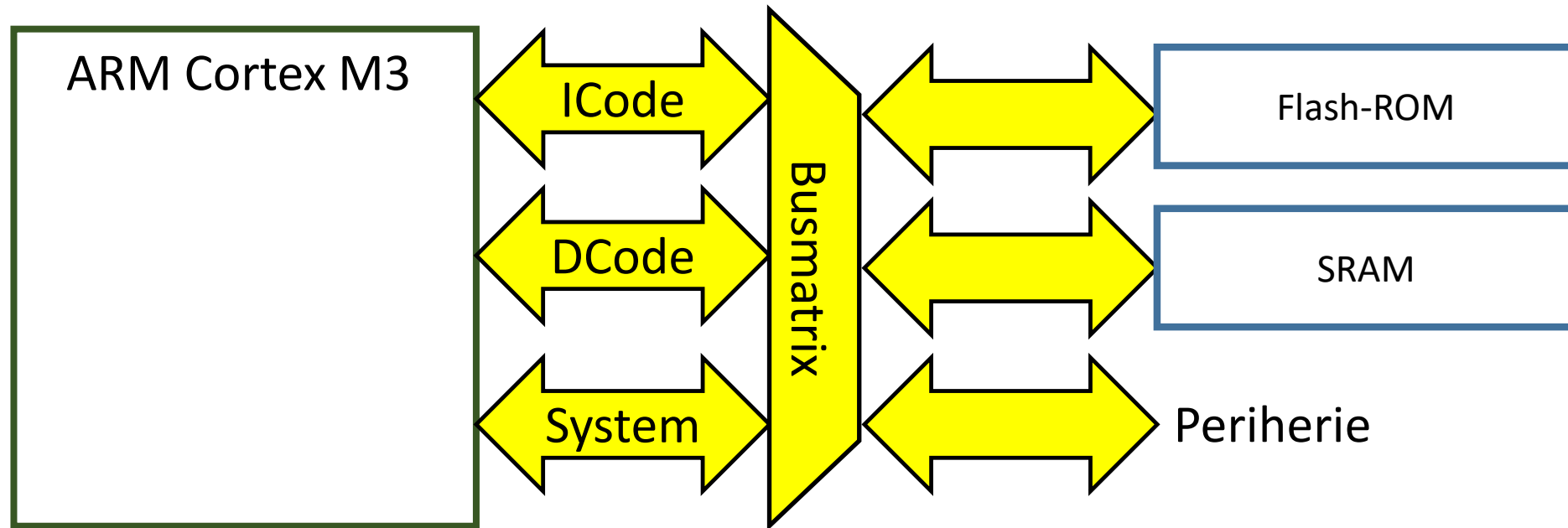
ICode	DCode	System	
X	X	X	Flash-ROM
X	X	X	SRAM
X	X	X	Peripherie

Die Busmatrix erlaubt beliebige Verbindungen



STM32 Blockdiagramm

Advanced High Performance



Bei den
Datenverbindungen
handelt es sich um
AHB-Lite Busse



Advanced High Performance (AHP)

ARM Cor



Adressbus HADDR mit 32 Adressleitungen

Es können 2^{32} Byte
adressiert werden

ungen

Datenbus HRDATA mit 32 Datenleitungen

Steuerbus mit u. a.:
HSEL Leitung zur Speicherauswahl
HWRITE Leitung zur Auswahl: Lesen oder Schreiben



Advanced High Performance (AHP)

ARM Cortex



Adressbus HADDR mit 32 Adressleitungen

Datenbus HWDATA mit 32 Datenleitungen

4 Byte gleichzeitig in den
Speicher geschrieben
werden

Steuerbus mit u. a.:
HSEL Leitung zur Speicherauswahl
HWRITE Leitung zur Auswahl: Lesen oder Schreiben



Advanced High Performance (AHP)

ARM Cortex



Adressbus HADDR mit 32 Adressleitungen

Datenbus HWDATA mit 32 Datenleitungen

Datenbus HRDATA mit 32 Datenleitungen

4 Byte gleichzeitig aus
den Speichern gelesen
werden

wahl
er Schreiben



Advanced High Performance (AHP)

ARM Cortex

Adressbus HADDR mit 32 Adressleitungen

Datenbus HWDATA mit 32 Datenleitungen

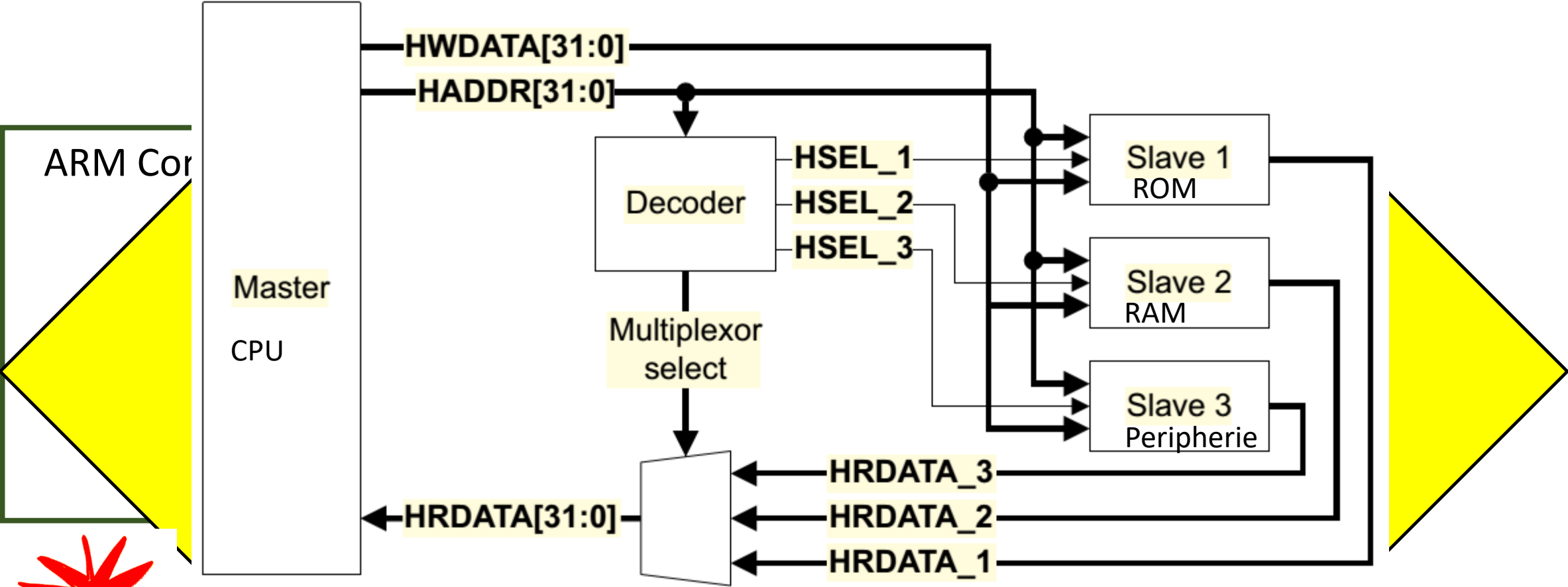
Datenbus HRDATA mit 32 Datenleitungen

Steuerbus mit u. a.:
HSEL Leitung zur Speicherauswahl
HWRITE Leitung zur Auswahl: Lesen oder Schreiben



Der Datentransfer wird
mit Steuerleitungen
gesteuert





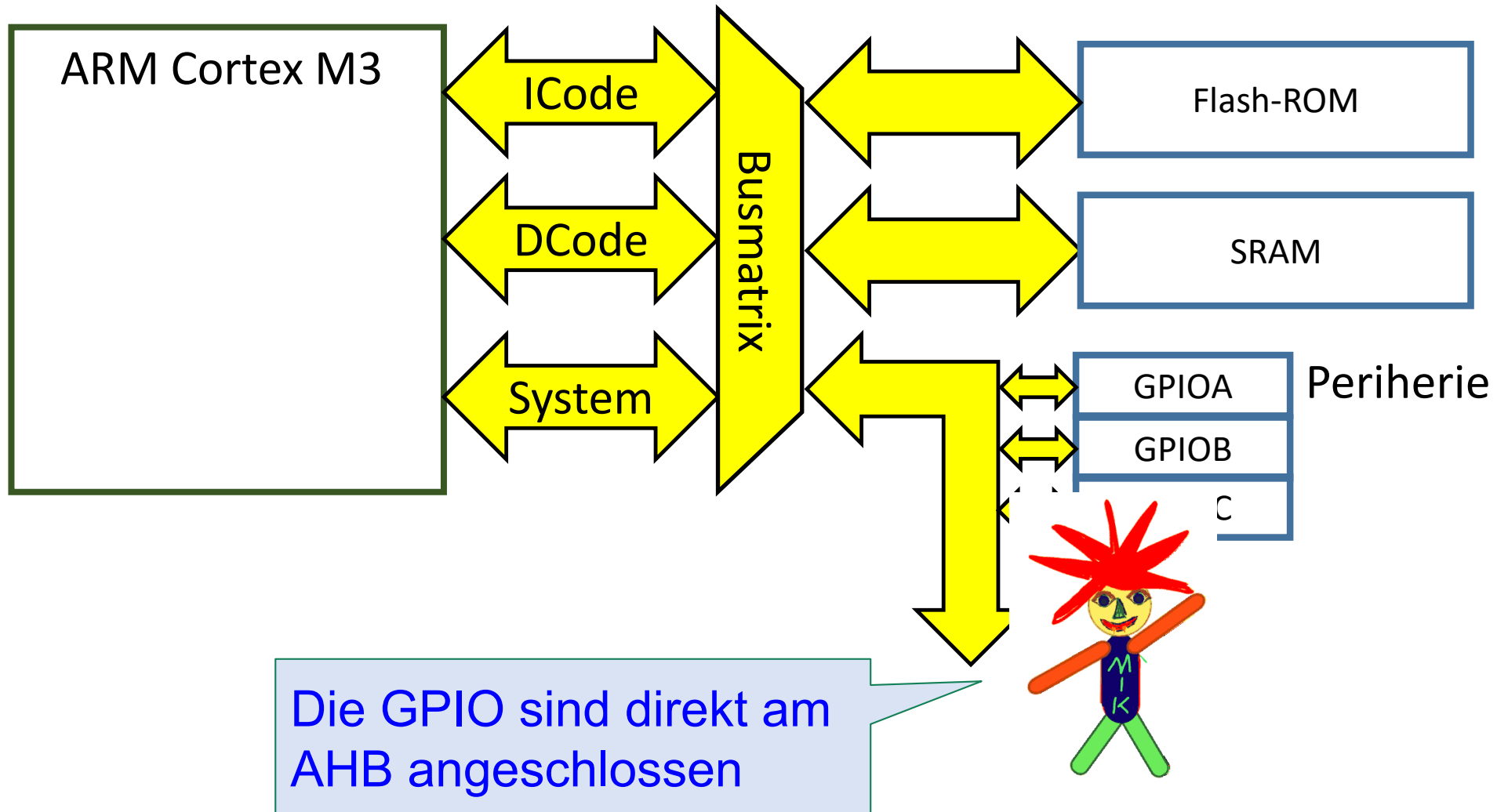
Anschlussbeispiel Quelle: ARM

Ein Anschlussbeispiel



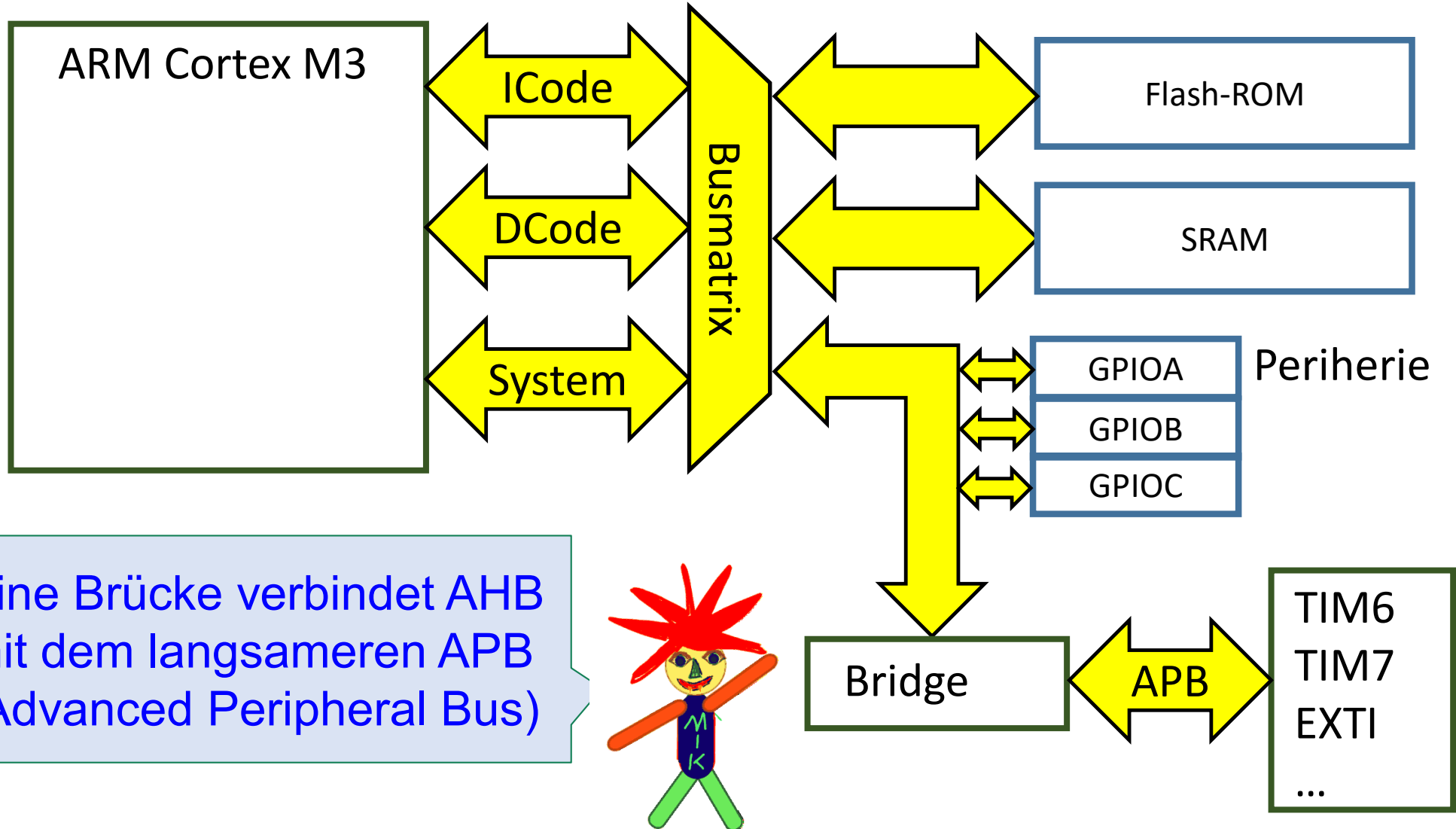
STM32 Blockdiagramm

Advanced High Performance (AHP)



STM32 Blockdiagramm

Advanced High Performance (AHP)

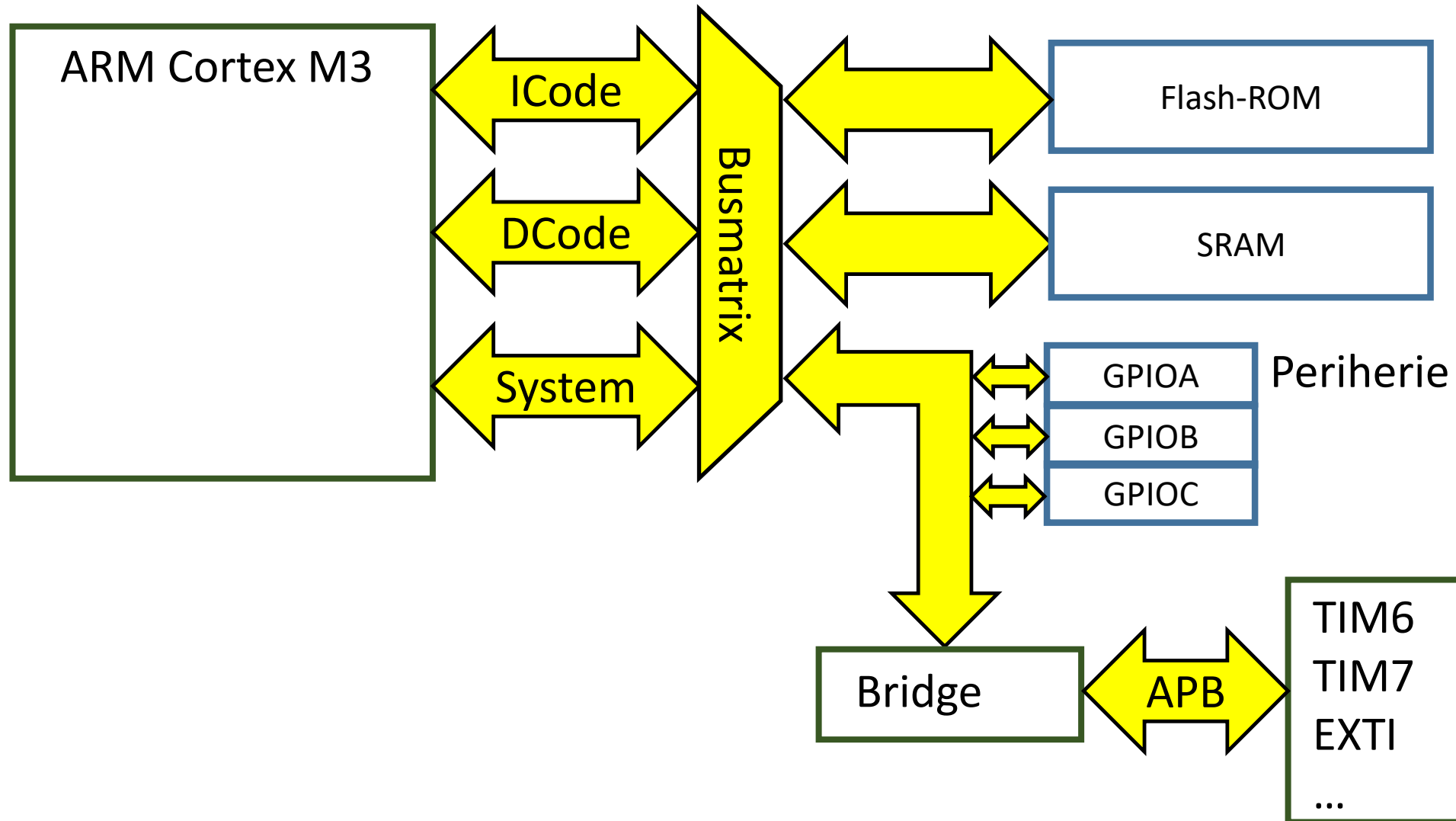


Eine Brücke verbindet AHB mit dem langsameren APB (Advanced Peripheral Bus)



STM32 Blockdiagramm

Advanced High Performance (AHP)



Am APB sind
langsamer
Module
angeschlossen



STM32 Blockdiagramm

